

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-032805

(43)Date of publication of application : 03.02.1998

(51)Int.CI. H04N 7/16
H04B 1/18
H04N 7/00

(21)Application number : 08-185736

(71)Applicant : SHARP CORP

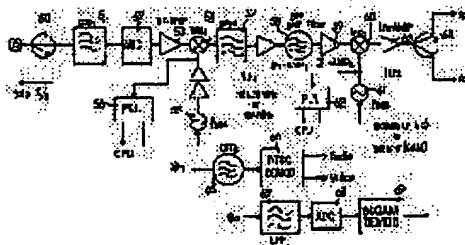
(22)Date of filing : 16.07.1996

(72)Inventor : MATSUURA SHUJI

(54) SET-TOP CONVERTER**(57)Abstract:**

PROBLEM TO BE SOLVED: To provide in a simple circuit structure a set-top converter which receives analog and digital CATV broadcasting.

SOLUTION: This converter is provided with a 1st frequency conversion circuit which consists of a 1st local oscillating circuit 55, including a PLL circuit 56 which makes channel selection of analog and digital input signals of CATV and converts them into a 1st intermediate frequency signal, according to the analog and digital signals and a 1st mixer 54, a 2nd frequency conversion circuit which consists of a 2nd local oscillating circuit 61, including a PLL circuit 62 that converts an output of the 1st frequency conversion circuit into a 2nd intermediate frequency signal according to the analog and digital signals and a 2nd mixer 60, and also analog and digital demodulating circuits 66 which divide an output of the 2nd frequency conversion circuit into analog and digital signals and then demodulate them.

**LEGAL STATUS**

[Date of request for examination] 14.02.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3296721

[Date of registration] 12.04.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-32805

(43)公開日 平成10年(1998)2月3日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 04 N 7/16			H 04 N 7/16	A
H 04 B 1/18			H 04 B 1/18	D
H 04 N 7/00			H 04 N 7/00	Z

審査請求 未請求 請求項の数1 OL (全 7 頁)

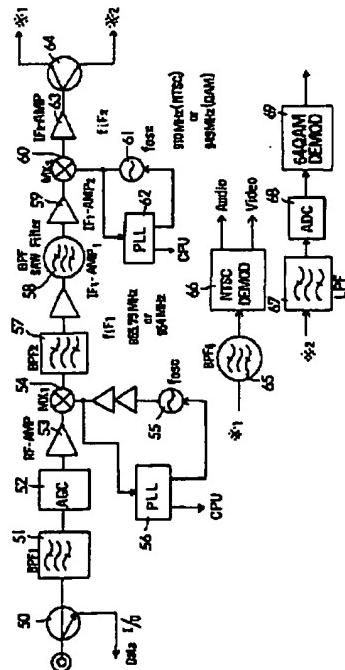
(21)出願番号	特願平8-185736	(71)出願人 000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22)出願日	平成8年(1996)7月16日	(72)発明者 松浦 修二 大阪府大阪市阿倍野区長池町22番22号 シ ヤープ株式会社内
		(74)代理人 弁理士 佐野 静夫

(54)【発明の名称】 セットトップコンバータ

(57)【要約】

【課題】CATVのアナログ放送とデジタル放送を簡単な回路構成で受信するセットトップコンバータを提供する。

【解決手段】CATVのアナログ及びデジタルの入力信号を選局し、アナログ及びデジタル信号に応じた第1の中間周波信号に変換するPLL回路56を含む第1の局部発振回路55と第1の混合器54で構成した第1の周波数変換回路と、この第1の周波数変換回路の出力を上記アナログ及びデジタル信号に応じた第2の中間周波信号に変換するPLL回路62を含む第2の局部発振回路61と第2の混合器60で構成した第2の周波数変換回路を設け、第2の周波数変換回路の出力をアナログ信号とデジタル信号に分けて復調するアナログ復調回路66及びデジタル復調回路66を設ける。



【特許請求の範囲】

【請求項1】 入力信号を第1の中間周波信号に変換するPLL回路を具えた第1の局部発振器と、第1の混合器より成る第1の周波数変換回路と、上記第1の中間周波信号を增幅する第1の中間周波增幅回路に設けたデジタルチャンネル復調用の狭帯域バンドパスフィルタと、該狭帯域バンドパスフィルタの出力を第2の中間周波信号に変換するPLL回路を具えた第2の局部発振器と第2の混合器より成る第2の周波数変換回路と、上記第2の局部発振器の局部発振周波数をアナログチャンネル及びデジタルチャンネルに応じて、上記PLL回路により切り換える切換回路と、上記第2の周波数変換回路の出力をアナログチャンネルの信号とデジタルチャンネルの信号に分割する分配器と、該分配器より出力されるアナログチャンネル信号を復調するアナログ信号復調回路と、上記分配器より出力されるデジタルチャンネル信号をA/D変換した後、復調するQAM復調回路を備え、ダブルコンバージョン方式で復調を行うようにしたことを見特徴とするセットトップコンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、CATVの端末となるセットトップコンバータに係り、特にデジタル放送とアナログ放送の受信を可能にしたセットトップコンバータに関するものである。

【0002】

【従来の技術】 CATVはマルチメディアの中核として、近年注目されるようになってきた。特に米国をはじめ世界各国でCATVを通しての通信、放送の融合化サービスの実験が盛んに行われている。この様な状況下でCATVの端末であるセットトップコンバータに対する機能のレベルアップ、特にデジタル放送の受信が可能な方式へと進化して行こうとしている。

【0003】 図3は、アナログ放送に加えデジタル放送の受信も可能にしたセットトップコンバータの全体の構成を示すブロック図である。本発明に係るデジタル及びアナログ放送の復調を行うセットトップコンバータは、図3において、点線で示す部分に相当する。以下に図3におけるデジタルセットトップコンバータ全体の機能の概要を説明する。

【0004】 広帯域ネットワークからの入力信号はまず分配器1で2分割され、メインチューナ2、3とQPSKデータ受信機4に送られる。QPSK受信機4はヘッドエンドコントローラが制御する加入者宛メッセージ、ダウンロード可能なメモリ、その他の管理用や加入者連携機能にかかる各種の制御信号・情報データ信号を受け取る。チューナ2、3はアナログ・デジタル全ての信号のチューニング機能を持っており、国毎にまた客先ごとに異なる使用に応じ得る範囲の受信を行える機能を持っている。

【0005】 主なデジタルビデオ回路はチューナ2からQAM受信機5までであり、そこでデジタルキャリアが検知され、普通5つ以上のMPEG2の圧縮ビデオ信号やその関連音声データが乗った27Mb/sの多重データストリームに変換される。MPEGのビットストリームはMPEG2トランスポートボード6で多重化を解除する。

【0006】 オーディオとビデオのデコンプレッション回路を構成する音声・映像デコンプレッサ7はリアルタイムでMPEG2のデコーディングを行い、NTSCのビデオ及びオーディオのベースバンド信号を作る。映像音声マルチブレクサ8は、完全なビットマップの图形やその他ビデオ・オーディオの特殊効果を扱う。このグラフィックスはCPUとメインメモリ9に直接つながる内部バスにより制御される。最後に選択された信号やグラフィックは、エンコード、コピー・プロテクト、RF出力変調器等の回路9でコピー・プロテクトを通り出力変調器に入る。加入者のTVまたはVTRはベースバンド出力、又はRF出力に接続される。

【0007】 一方、アナログの番組は、チューナ3からアナログ復調器/デコーダ回路10に送られ、NTSCのベースバンドのビデオ・オーディオ信号になったものが上記映像音声マルチブレクサ8に送られる。CPU及びメモリ9はすべて非MPEGソフトウェア機能を取り扱い、チューナコントロール、ステータスモニタ、双方向通信などの種々のアプリケーションやセットトップの物理的機能を取り扱う。バスインターフェース回路11は外部通信ジャックに接続されるプリンタやその他の機器の入出力機能を制御するものである。

【0008】 図4は、上記図3中、点線で示すセットトップコンバータの従来例を示すブロック図である。図4において、上段の回路はデジタルチャンネル受信用復調デコーダであり、下段の回路はアナログチャンネル受信用復調デコーダである。デジタルチャンネルは、図2にそのスペクトラム状況を示すように、現行アナログCATVチャンネルの50~450MHzより上の450~750MHz帯に配置されているのが一般的である。

【0009】 CATVの入力信号は、先ず分配器1でデジタル復調系及びアナログ復調系に分けられる。デジタルチャンネルは、バンドパスフィルタ（以下BPFという）20、AGC回路21及びRFアンプ22を介して、PLL回路を用いた局部発振器と混合器より成る選局回路23で選局され、第1中間周波数（955.75MHz）の信号に変換された後、BPF24を介し、IFアンプ25で増幅され、更にPLL回路を用いた局部発振器と混合器より成る周波数変換回路26により第2中間周波数（45.75MHz）に変換される。

【0010】 第2中間周波数に変換された受信信号は、IFアンプ27で増幅した後、SAWフィルタより成るBPF28により側帯波が除去され、固定の局部発振信

号 f_{osc3} 及び混合器 29 により第 3 中間周波数のベースバンド領域の信号に変換され、IF アンプ 30、BPF 31 を介して、A/D 変換器 32 でデジタル信号に変換された後、QAM 変調器 33 で QAM 変調される。

【0011】一方、アナログ信号は、BPF 34、AGC 回路 35 及び RF アンプ 36 を介して、PLL 回路を用いた局部発振器と混合器より成る選局回路 37 で選局され、第 1 中間周波数 (955.75 MHz) の信号に変換された後、BPF 38、IF アンプ 39 を介し、固定の局部発振信号 f_{osc6} 及び混合器 40 により、第 2 中間周波数 (45.75 MHz) の信号に変換される。

【0012】第 2 中間周波数の信号に変換された受信信号は、IF アンプ 41、BPF 42 より成る SAW フィルタ 42 により側帯波が除去された後、NTSC 変調回路 43 で NTSC 信号に復調される。

【0013】

【発明が解決しようとする課題】上記従来のセットトップコンバータは、アナログセットトップボックスの回路にデジタルチャンネル受信用復調回路を付加したものであり、アナログ信号とデジタル信号の 2 系統の復調回路が必要となり、回路規模が大型化すると共に複雑になり、コスト高になっていた。また、CATV 信号を入力系でアナログ信号系とデジタル信号系に 2 分配する必要があり、入力系における分配による損失 (-4 dB) が大きくなるという問題があった。本発明は上記の問題に鑑み、1 系統の信号処理回路でアナログ信号とデジタル信号の受信を行わせることを目的とする。

【0014】

【課題を解決するための手段】本発明のセットトップコンバータは、上記の目的を達成するため、入力信号を第 1 の中間周波信号に変換する PLL 回路を具えた第 1 の局部発振器と、第 1 の混合器より成る第 1 の周波数変換回路と、上記第 1 の中間周波信号を増幅する第 1 の中間周波増幅回路に設けたデジタルチャンネル復調用の狭帯域バンドパスフィルタと、該狭帯域バンドパスフィルタの出力を第 2 の中間周波信号に変換する PLL 回路を具えた第 2 の局部発振器と第 2 の混合器より成る第 2 の周波数変換回路と、上記第 2 の局部発振器の局部発振周波数をアナログチャンネル及びデジタルチャンネルに応じて、上記 PLL 回路により切り換える切換回路と、上記第 2 の周波数変換回路の出力をアナログチャンネルの信号とデジタルチャンネルの信号に分割する分配器と、該分配器より出力されるアナログチャンネル信号を復調するアナログ信号復調回路と、上記分配器より出力されるデジタルチャンネル信号を A/D 変換した後、復調する QAM 変調回路を備え、ダブルコンバージョン方式で復調を行うようにしたことを特徴とする。

【0015】従って、入力端子より供給される CATV のアナログチャンネル信号及びデジタルチャンネル信号は、BPF 51 で必要な帯域を通過させた後、AGC 5

2 で自動利得制御が行われ、第 1 の周波数変換回路で選局と共にアナログチャンネル信号は 955.7 MHz の第 1 の中間周波信号に、またデジタルチャンネル信号は 954 MHz の第 1 の中間周波信号に変換される。

【0016】第 1 の中間周波信号に変換されたアナログチャンネル信号及びデジタルチャンネル信号は、BPF を介し、第 2 周波数変換回路でアナログチャンネル信号は 45.75 MHz の第 2 の中間周波信号に、またデジタルチャンネル信号は 5 MHz の第 2 の中間周波信号に変換される。

【0017】上記のアナログチャンネル及びデジタルチャンネルの第 2 の中間周波信号は、分配器で分割され、アナログチャンネルの第 2 の中間周波信号は、BPF を介して、必要な帯域の信号を取り出され、復調器で NTSC の映像及び音声信号に復調される。またデジタルチャンネルの第 2 の中間周波数信号は LPF で必要な帯域の信号を取り出され、A/D 変換した後、復調器で QAM 変調される。

【0018】
【発明の実施の形態】以下、図面と共に本発明の実施の形態を説明する。本発明はデジタルチャンネルとアナログチャンネルの両受信信号を一系統の受信回路で選局することを目的としたセットトップコンバータに関するものであり、図 3 にその構成を示す。広帯域ネットワークから供給される受信信号はチューナーに入る前に分配器 50 に導かれ、該分配器 50 で Data I/O (QPSK RX, TX) の信号と映像データと共に分割される。

【0019】受信される各信号の帯域は図 2 に示すように割り当てられようとしており、上り回線は CATV 電話として、又センターとの通話回線として、5~30 MHz の帯域に、また、CATV の既存のアナログチャンネルは 50~450 MHz の帯域に、更に、デジタルチャンネルは 450 MHz 以上の帯域に配置される。

【0020】分配器 50 で分割された他方の信号は、50~750 MHz を通過域とする BPF 51 を介し、更に 50~750 MHz の広帯域自動利得制御回路 (AGC) 52 を介して、広帯域高周波増幅回路 (RF-AMP) 53 に供給される。

【0021】広帯域高周波増幅回路 53 で増幅された受信信号は、広帯域ミキサー (MX) 54、第 1 局部発振器 (f_{osc}) 55 及び PLL 回路 56 により、所望のチャンネルを選局し、第 1 中間周波数に変換される。この場合、アナログチャンネル (NTSC 方式) は具体例として 955.75 MHz に、また、デジタルチャンネル (QAM 方式) は 954 MHz に変換する。BPF 57、BPF 58 はデジタルチャンネルを通過域 (954 MHz ± 3 MHz) とするバンドパスフィルタであり、特に BPF 58 は SAW フィルタ又は誘電体フィルタで構成する。

【0022】BPF 58 を通過した受信信号は、中間周

波増幅器 5 9 で増幅された後、第 2 混合器 6 0、第 2 局部発振器 (fosc) 6 1 及びPLL回路 6 2 で第 2 中間周波数に変換する。具体例としてアナログチャンネルは第 2 局部発振器 6 1 の発振周波数 (fosc) を 910MHz とすることにより、第 2 中間周波数となる 45.75MHz に変換される。又、デジタルチャンネルは第 2 局部発振器 6 1 の発振周波数 (fosc) を 949MHz とすることにより、5MHz の第 2 中間周波数に変換される。

【0023】上記第 2 中間周波数に変換された受信信号は、中間周波増幅器 6 3 で増幅された後、分配器 6 4 で 2 分配され、一方のアナログ信号は BPF 6 5 で構成する NTSC の 45MHz の SAW フィルタを介し、NTSC 復調回路 6 6 でベースバンド信号として導出される。また、他方のデジタル信号は 10MHz 以下を通過域とする LPF (ローパスフィルタ) 6 7 を通過させた後、AD コンバータ 6 8 でデジタル信号に変換し、64QAM 復調器でデジタル信号の復調出力を導出する。この復調出力は、次段の MPEG 回路に導出される。

【0024】以上のように本発明の回路によれば、CATV 信号として受信したアナログ及びデジタルの両受信信号は、第 2 中間周波数の信号に変換するまで 1 系統の受信回路で信号処理を行わせることができる。

【0025】即ち、従来技術においては、アナログ回路はダブルコンバージョン方式により 2 段の周波数変換を行っていたのに対し、デジタル回路はトリプルコンバージョン方式により、3 段の周波数変換を行っていたので、2 系統の受信回路を必要としたが、本発明ではアナログ回路、デジタル回路いずれもダブルコンバージョン方式となっているので上記両回路を 1 系統の回路にすることができる。これは、第 1 局部発振回路及び第 2 局部発振回路の発振周波数がいずれもチャンネル毎に PLL 回路により設定することができるためである。

【0026】また、CATV 業者は一般的に、アナログセットトップボックス (STB) からデジタルセットトップボックス (STB) に切り換える事により、3~4 倍のコスト高を認めている。これは従来例のようにアナログ復調回路にデジタル復調回路がそのまま追加される形態になっている為であるが、本発明では従来のアナログ回路を変更、修正することにより容易にデジタル、アナログの両立性を持たせることができ、アナログ、デジタル両信号の受信装置を低コストで提供することができ

る。

【0027】また、従来例では、アナログ及びデジタル両復調回路に夫々入力信号を供給するため、信号の入力端に 2 分配回路が必要となり、アナログチャンネルでは、映像 S/N の性能の劣化となるが、本発明では 1 系統の回路で信号処理を行うので入力端における信号の分配によるゲインの低下を抑制することができる。

【0028】

【発明の効果】以上の構成により、本発明は、復調回路までの受信回路をアナログ信号及びデジタル信号に共通の 1 系統にすることで、アナログ、デジタル両用のセットトップコンバータとして小型化且つ小電力化することができ経済的である。また、従来のように up/down チューナーをアナログ用とデジタル用に 2 台必要とせず、1 台のチューナーで構成することができ、回路構成が簡単になる。更にまた、CATV の入力端において、NTSC 方式のアナログ TV 信号とデジタル TV 信号を分割する分配器が不要になるので高周波入力部の分配器によるゲインの低下を抑制することができる。

【図面の簡単な説明】

【図 1】 本発明の一実施形態のブロック図である。

【図 2】 CATV 放送のスペクトラムを示す図である。

【図 3】 従来の CATV 受信回路の全体構成の概要を示すブロック図である。

【図 4】 従来のセットトップコンバータのブロック図である。

【符号の説明】

5 4 混合器

5 5 発振器

5 6 PLL 回路

5 7 BPF

5 8 BPF

6 0 混合器

6 1 発振器

6 2 PLL 回路

6 4 分配器

6 5 BPF

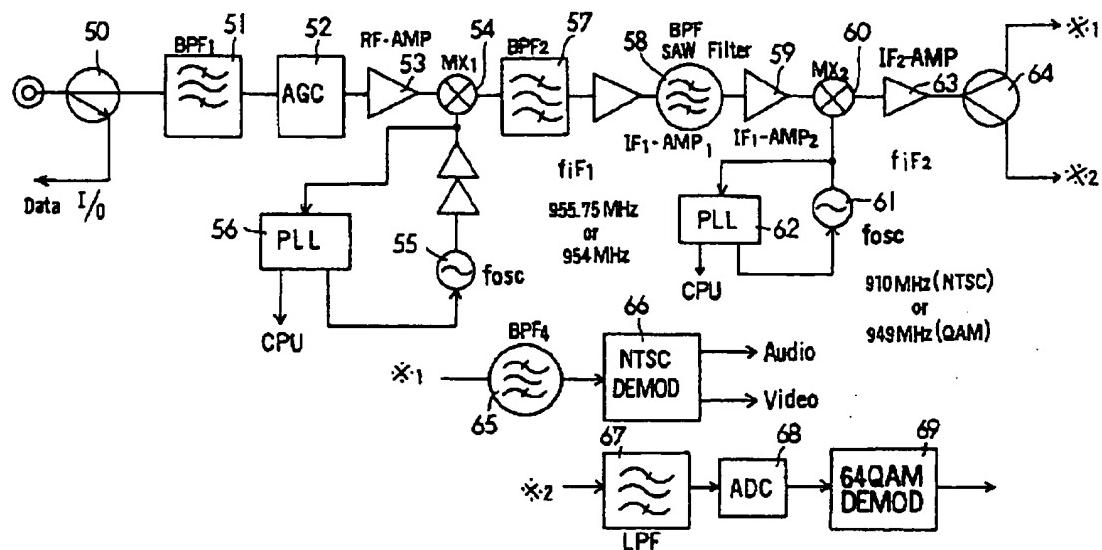
6 6 NTSC 復調器

6 7 LPS

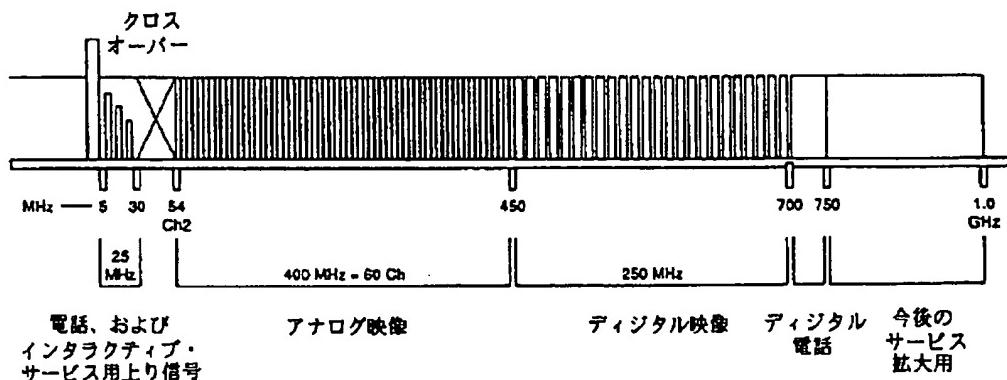
6 8 AD コンバータ

6 9 64QAM 復調器

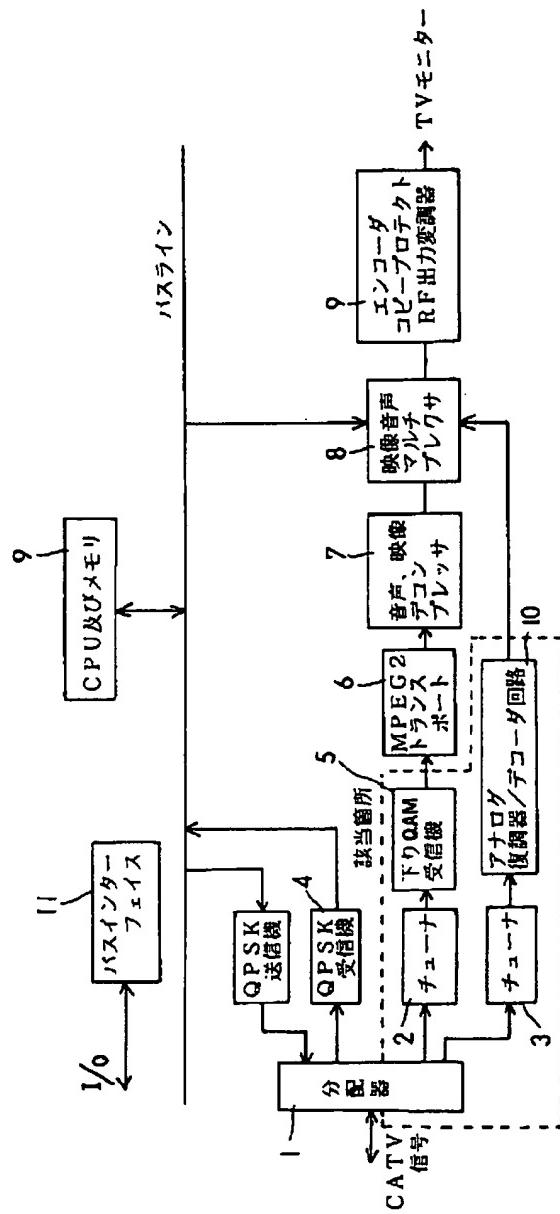
【図1】



【図2】



【図3】



【図4】

